

低損失パワー半導体

背景・目的

地球環境の保全、エネルギーの高効率利用の観点から、電化推進と低炭素電源の利用は重要である。プラグインハイブリットカーや電気自動車、IH機器、エコキュートなどの電化促進技術や、原子力・再生可能エネルギー最大利用のための電力安定制御技術において、低損失化・小型化した次世代電力変換機器の普及が共通の重要技術課題となっている。そのため、従来の電力変換機器に適用されているSi半導体に比べて、より低損失化や高電圧化、さらに小型化が期待できるSiCパワー半導体の実用化が期待されている。

本課題では、低損失小型電力変換応用機器の実用化を視野に、低欠陥SiC単結晶の生産技術の開発や高電圧素子の特性向上を目指す。

主な成果

1. SiC単結晶膜中の結晶欠陥の挙動解明

SiC単結晶膜（エピタキシャル膜）の低欠陥化のために、放射光トポグラフィーや透過型電子顕微鏡等を用いて、単結晶膜の結晶成長過程ならびに素子形成工程における結晶欠陥（転位や積層欠陥）の生成挙動を詳細に調べた。その結果、SiC基板からの成長過程における単結晶膜への転位の伝播、基板／単結晶膜の界面付近での転位や積層欠陥の生成機構（図1）¹⁾、ならびに、素子形成工程での転位と積層欠陥の生成機構（図2）²⁾を明らかにした。

2. SiC単結晶膜内の転位の低減

SiC単結晶膜内に基底面転位（(0001)面上の転位）が存在すると、高電圧素子（バイポーラ型）の信頼性が低下することが知られている。高精度な結晶欠陥解析により、比較的低いオフ角((0001)面より4°の傾斜角)のSiC基板上に単結晶膜をエピタキシャル成長させることで、基板表面に到達する基底面転位をほぼ完全に異なる種類の転位に転換して、高品位化できることが分かった（図3）¹⁾。

3. SiC単結晶膜内の点欠陥の低減

SiC単結晶膜内の $Z_{1/2}$ 型点欠陥はキャリア寿命を低下させ、高電圧素子の通電損失を増大させる。当研究所で開発した $Z_{1/2}$ 型点欠陥の消滅処理法（格子間炭素拡散法）を厚いSiC単結晶に適用することで、未処理時の約8倍である20マイクロ秒以上までキャリア寿命を延ばすことができた（図4）³⁾。

その他の文献

- 1) Phys. Status Solidi B, **246**, 1553 (2009) / Chapter 3 in “Silicon Carbide”, Wiley-VCH (2009).
- 2) Materials Science Forum, **615**, 477 (2009), *ibid.* **645**, 323 (2010).
- 3) Materials Science Forum, **645**, 77 (2010).

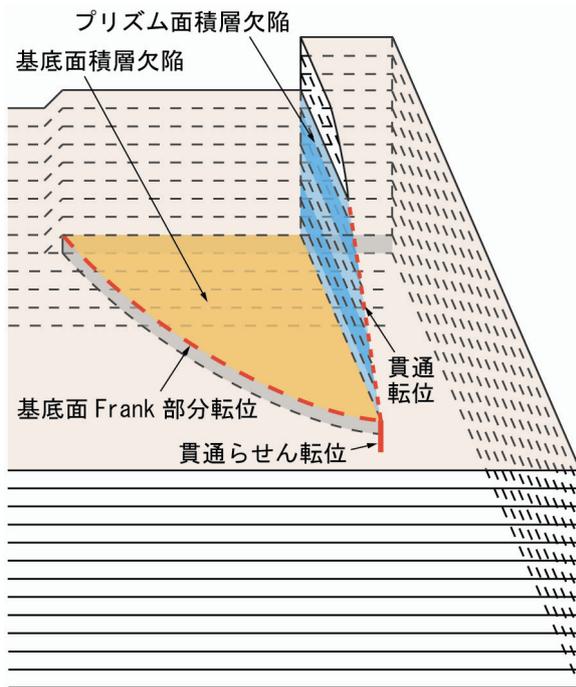


図1 エピタキシャル成長時の積層欠陥（キャロット型欠陥）の生成モデル。

エピタキシャル成長時に、基板内の貫通らせん転位が、積層欠陥を伴う異種の欠陥（キャロット型欠陥：基底面積層欠陥とプリズム面積層欠陥の複合欠陥）に転換するモデルを初めて提案した。

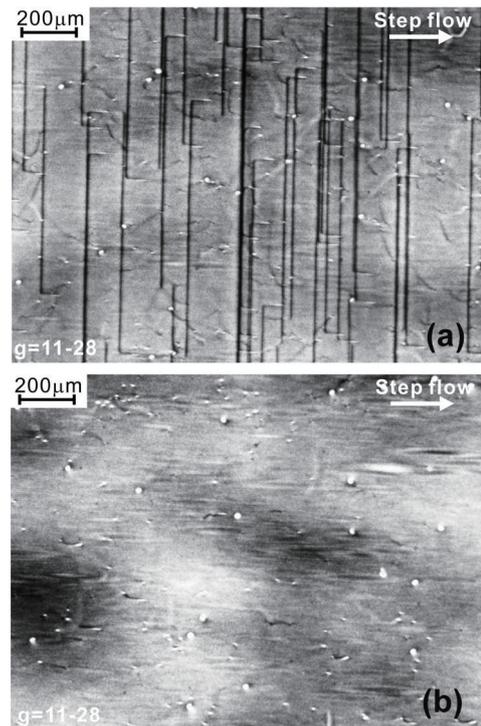


図2 熱処理後における SiC 単結晶膜の放射光 X 線トポグラフィ像。(a) 従来型つぼ、(b) 改良型つぼを使用。

素子形成工程で SiC 単結晶を高温熱処理する際に生成する界面転位（(a) 中の黒い線状のコントラスト）が、熱処理時の熱ストレスに起因することを突き止めた。温度分布を改善した改良つぼを用いることで、同種界面転位の生成を抑制できることを解明した (b)。

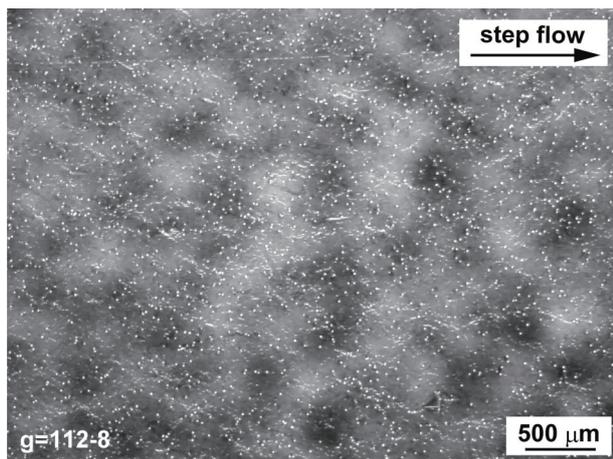


図3 基底面転位を有しない SiC 単結晶膜の放射光 X 線トポグラフィ像

(0001) 面より 4° の傾斜角を有する SiC 基板上に SiC 単結晶膜をエピタキシャル成長することで、基板から単結晶膜への転位伝播における転位構造転換の確率を向上させ、基底面転位を有しない（黒い線状のコントラストを現す転位が観察されない）SiC 単結晶膜を得ることに成功した。

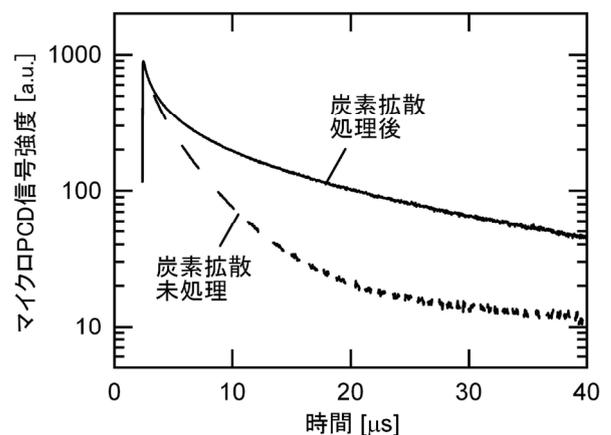


図4 SiC 単結晶膜に対するキャリア寿命解析結果（マイクロ PCD 信号の減衰波形）

250 μm の膜厚を有する SiC 単結晶膜に対して、炭素注入／熱処理による格子間炭素拡散法を適用することで、同単結晶膜のキャリア寿命を大幅に向上することに成功した（キャリア寿命を示すマイクロ PCD 信号減衰時間：未処理時 $3.3 \mu\text{s}$ → 処理後 $27 \mu\text{s}$ ）。